

2025 STOB 리그(반도체 경진대회) 운영 안내



한국산업기술진흥원

2025.07.09.(수)

2025 STOB LEAGUE

목차

01. 대회개요

02. 심사 안내

03. 운영계획(안)

04. 문제 구성

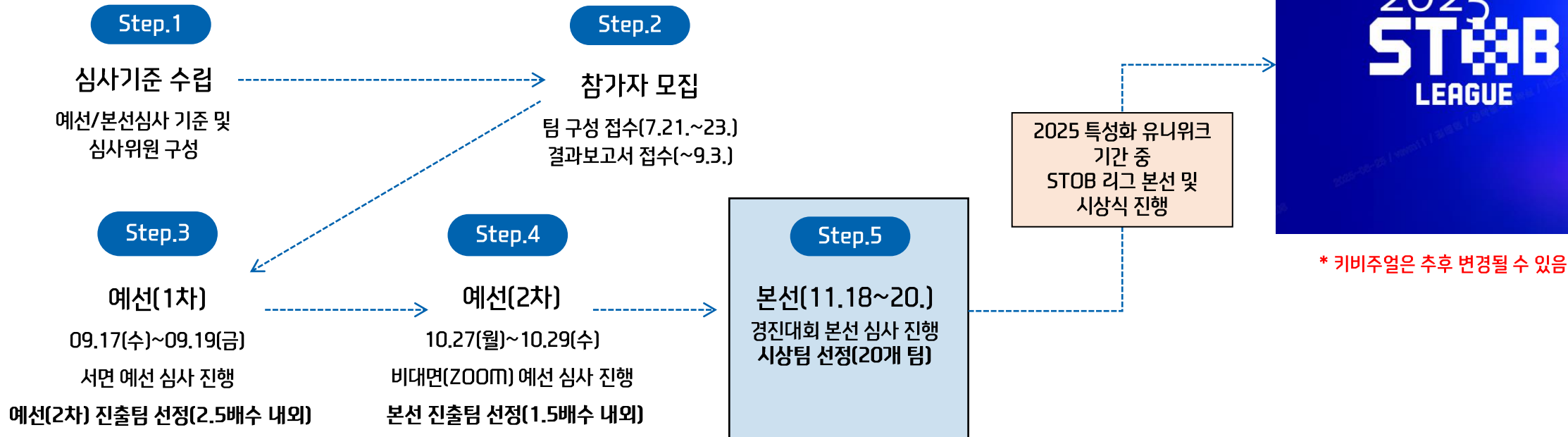
05. 출제 문제

별첨.

STOB
LEAGUE

반도체 산업 애로사항을 해결하기 위해 함께 만들어가는 경진대회

- 대회 명 : 2025 STOB 리그(반도체 경진대회)
- 장 소 : 일산 킨텍스 제2전시장 1층 6홀
- 기 간 : 2025.11.18.(화)~20.(목) 본선 / 11.21(금) 시상식
- 대회 내용 : STOB 리그 본선, 본선 심사, 시상
- 주최/주관 : 교육부/한국산업기술진흥원, 한국반도체산업협회
- 후 원 : 삼성전자, SK하이닉스



경진대회 심사 시 문제출제위원을 포함하여 산·학·연 심사POOL 활용 예정

심사기준(안)			
구분	주요 심사내용	예선 심사 배점	본선 심사 배점
문제 해결 목적의 명확성	- 제시된 문제에 대한 이해도와 해결을 위한 방법의 명확성	20	10
구성원 간 팀 운영 참여도	- 구성원(지도교수 및 참여학생) 간 역할의 명확성 및 적정성 - 팀원 간의 협업 및 참여 적극성	-	15
문제해결 과정의 적정성	- 수행방법 및 절차 등 문제해결 과정의 적정성	30	25
문제해결의 적용과 연계성	- 문제 해결 방향 및 결과의 현실 적용 가능성, 실용성, 산업적 기대효과, 아이디어 등 - 이론 기반의 분석 및 창의적 접근성, 전공지식과의 연계성, 직무 연결성, 아이디어 등	20	10
결과물의 질적 우수성 및 완성도	- 제안의 논리적 타당성 및 적합성 - 기술적, 지식 관련 사항 등의 적정성 - 결과물의 완성도	30	25
발표 전달력	- 발표내용의 충실성, 내용 이해도 및 전달력 - 질의에 대한 응답 적정성, 정확성 등	-	15
합계		100	100

02. 심사 안내 – 심사 운영(안)

1. 1차 예선 심사

- (일 정) 2025.09.17.(수)~19.(금), 3일 간
- (검토 자료) 결과보고서 요약본, 결과보고서 본문, 별첨 자료(제출 시)
- (심사 방법) 심사위원 서면 심사
- (선발 팀수) 본선 수상 팀(20팀)의 2.5 배수 내외 선발 → “2차 예선 심사 대상”
- * 대학 연합팀은 “2차 예선 심사 대상” 팀의 최소 10% 이상 선발

2. 2차 예선 심사

- (일 정) 2025.10.27.(월)~29.(수), 3일 간
- (검토 자료) 발표 자료(초안), 결과보고서 요약본, 결과보고서 본문, 별첨 자료(제출 시)
- (심사 방법) ZOOM을 통한 비대면 심사(별도 발표 미실시, 심사위원 질의응답 운영(10'))
- (선발 팀수) 본선 수상 팀(20팀)의 1.5 배수 내외 선발 → “본선 심사 대상”
- * 대학 연합팀은 “본선 심사 대상” 팀의 최소 10% 이상 선발

3. 본선 심사

- (일 정) 2025.11.18.(화)~20.(목), 3일 간
- (검토 자료) 발표 자료(최종)
- (심사 방법) 팀 별 PT 발표(15') 및 심사위원 질의응답(10')
- (최종 수상) “20팀”(대상 3팀, 최우수상 7팀, 우수상 5팀, 장려상 5팀) → 시상 규모는 협의에 따라 변동될 수 있음
- * 대학 연합팀 중 최소 1팀은 우수상 이상 수상

멘토(지도 교수님, 석·박사생 등)와 함께 결과물을 완성하는 융복합 경진대회

2025 STOB 리그 운영계획(안)

대면 심사(11/18~20)

팀별로 공개된 문제의 해결방법 등을 PT형식으로 발표
PT 후, 심사위원의 심층 질문에 답변하는 방식

날짜	시간	내용
11/18(화) ~20(목)	~ 09:00	경진대회 참가자 일정 전달 등
	10:00 ~ 10:15(15')	1조 PT 진행
	10:15 ~ 10:25(10')	1조 심사위원 질의응답
	10:25 ~ 10:30(5')	1조 퇴장, 2조 입장(브레이크 타임)
	10:30 ~ 10:45(15')	2조 PT 진행
	10:45 ~ 10:55(10')	2조 심사위원 질의응답
	10:55 ~ 11:00(5')	2조 퇴장, 3조 입장(브레이크 타임)
	...	... *
	인터뷰	PT가 끝난 팀은 인터뷰 진행**

* 30개조 동일한 방식으로 진행, 팀당 15분씩 발표시간 제한

** PT가 끝난 팀은 퇴장 후 인터뷰실에서 인터뷰 진행

시상식(11/21) - 오후

대상, 최우수상, 우수상, 장려상으로 구분

구분	훈격	시상규모(팀)	시상품
대상	교육부 장관상	3팀	• 동계 국외연수 기회 부여 • 상금 500만원(세전) • (지도교수) 감사패, 온누리상품권(100만원)
최우수상		7팀	• 동계 국외연수 기회 부여 • 상금 400만원(세전)
우수상	한국산업기술진흥원장상	5팀	• 상금 300만원(세전)
장려상	한국반도체산업협회장상	5팀	• 시상품(추후 안내)
NEXT팀	-	10팀	• 넥스트 기프트(추후 안내)

* 시상규모(시상품 포함)는 협의에 의해 변경될 수 있음

** 개인 사정으로 국외연수 참여 불가시 동일 대학 인원으로 대체 불가

04. 문제 구성

1. 문제출제위원회 운영 : SSIT, SKHU 소속 교수진으로 구성된 문제출제위원회 운영

2. 문제 구성

☞ 3-step 풀이가 도출될 수 있도록 문제 구성

- ① 출제 문제 관련 배경지식을 공부
- ② 배경지식을 기반으로 하여 문제 풀이 방향성 Define
- ③ 실현 가능성을 고려한 문제해결 아이디어(효율성 등을 고려한 해결책, 대안 등)를 제시

3. 문제 출제 : 11개 문제 공개

- 회로•설계•시스템 5개 // 소자•공정•소부장•패키징 6개

4. 문제 선택 : 대학내 동일 주제 2개 초과 중복 선택 불가

- 단, 문제 별 2개 이상 선택(22개 팀) 후 추가 선택 가능, 연합팀(동반형 사업단)은 별도 산정 가능
 - [예시 1] A대학: 1, 2, 2, 3, 9, 10 (가능) ↔ A대학: 1, 2, 2, 2, 3, 9, 10 (불가)
 - [예시 2] A대학: 1, 1, 2, 2, 3, 3, 4, 4, 5, 5, 6, 6, 7, 7, 8, 8, 9, 9, 10, 10, 11, 11, 1, 1, 2, 2, 3, 3, ..., 11, 11 (가능)
 - [예시 3] A대학: 1, 1 // B대학: 1, 1 // A대학+B대학(동반형 사업단): 1, 1 (가능)

■ 회로·설계·시스템

1. 전력 소모 저감을 위한 회로설계 기술 연구
2. DRAM Scaling에 따른 Refresh 열화 극복을 위한 설계적 개선 방안 연구
3. NBTI상황에서 Cycle Duty 확보 방안
4. DRAM Density 증가 회로 설계 방안(ex. Multi-Level DRAM)
5. 이미지 센서 수율 향상을 위한 Defect 처리 기법

■ 소자·공정·소부장·패키징

6. 차세대 트랜지스터의 전기적 특성 개선하기
7. 회로 동작 속도를 결정하는 구성 요소 분리하기
8. 선택적 성장 기술을 이용한 반도체 미세화 공정의 난제 해결 프로젝트
9. DRAM 셀 스케일링 고찰과 개선방안
10. 초고집적 반도체 Chip내, 고용량 Package내 배선(interconnect) 문제 개선
11. “0.25 μm 설계지옥 탈출가: 살아남는 자가 창업한다”

1. 문제 명: 전력 소모 저감을 위한 회로설계 기술 연구

2. 문제 내용

- 문제 관련 배경설명 : 반도체 기술의 발전으로 전력소모가 큰 고성능 반도체 제품이 일반화 되면서, 반도체 제품의 열발생이 중요한 기술 난제로 등장했습니다. 열발생 감소를 위한 전력 소모 저감 노력이 반도체 소자, 회로설계, 시스템 설계, 소프트웨어 등 다양한 기술 영역에서 이루어지고 있으며, 회로설계 시에는 성능 목표 달성과 함께 전력 소모 저감을 위한 적극적인 회로설계 수단이 채용되고 있습니다. 반도체 제품의 전력 소모에 대해 이해하고, 이를 기반으로 설계적인 개선방안을 제시하시오.
 - 1) Step1 : 반도체 제품의 전력 소모는 회로 동작에 의한 Dynamic Power와 누설 전류에 의한 Static Power로 구분합니다. Dynamic/Static Power의 주요 인자와 이를 개선하기 위한 회로설계 기술을 Study하고 종합적으로 기술하시오.
 - 2) Step2 : Dynamic Power와 Static Power개선을 위한 기존의 회로설계 기술을 각각 3건씩 선정하여 실제 구현 사례 포함하여 메커니즘과 효과를 상세히 설명하시오.
 - 3) Step3 : Dynamic/Static Power 개선을 위한 회로설계 신기술 아이디어를 연구하여 제시하고, 구체화된 개선 아이디어를 효과를 포함하여 상세히 기술하시오.

3. 산출물: 결과보고서(시뮬레이션 결과 포함)

4. 문제 부연 내용

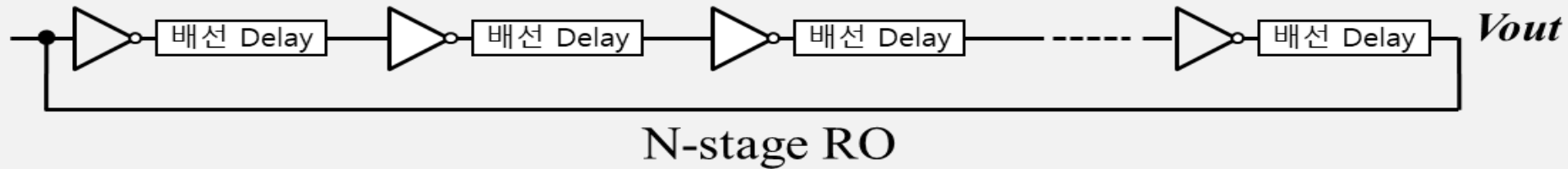
- 예시) Dynamic/Static Power 개선 회로설계 기술 예시
 - a. Dynamic Power : Voltage Scaling, DVFS(Dynamic Voltage Frequency Scaling), Transistor size optimization, Charge Recycling, Multi. VDD, Data bus inverting control, Asynchronous Circuit등
 - b. Static Power : Voltage Scaling, Asynchronous Circuit, Back Bias control, Power Gating, Stack Transistor, Subthreshold Operation등

1. 문제 명: 회로 동작 속도를 결정하는 구성 요소 분리하기

2. 문제 내용

- 문제 관련 배경 설명: Ring Oscillator(이하 RO)는 반도체 공정의 성능과 특성을 평가하는 데 매우 중요한 도구로 활용되고 있는데, 인버터와 같은 논리 게이트들을 직렬로 연결하고 출력을 다시 입력으로 피드백시키는 구조를 가집니다. 회로 동작시 지속적인 Oscillation 이 발생하는데, Oscillation Frequency(f_{osc})를 측정함으로써 반도체 공정의 다양한 특성을 파악할 수 있는데, 특히, 아래와 같은 공정 평가에 활용되고 있습니다.
 - a. 게이트 지연 시간(Gate Delay Time) 측정: f_{osc} 는 개별 게이트의 지연 시간에 반비례하므로, 주파수가 높을수록 게이트의 스위칭 속도가 빠름을 의미합니다. 게이트 지연 시간은 CMOS 회로의 AC 특성을 평가하고, 칩의 최대 동작 속도를 예측하는 데 사용됩니다.
 - b. 공정 변동성 모니터링: 웨이퍼 내 또는 웨이퍼 간 공정 조건의 변화는 개별 트랜지스터의 특성과 게이트 지연 시간에 영향을 줍니다. RO는 공정 변동성을 감지하고, 특정 웨이퍼 위치나 배치에서 성능 저하 발생 여부를 파악하여, 양산 수율 관리의 수단으로 활용합니다.
 - c. PDK(Process Design Kit) 개발 및 검증: RO를 간단한 회로로 설계하고 실제 제작하여 특성을 분석함으로써, PDK의 정확성과 공정의 예측 가능성을 검증합니다. 시뮬레이션 결과와 실제 측정값을 비교하여 공정 파라미터를 보정하는 데 활용할 수 있습니다.
 - d. Reliability Test: Hot-Carrier Injection(HCI)이나 Bias Temperature Instability(BTI)과 같은 소자의 열화는 게이트 지연 시간을 변화시키는데, RO를 장시간 구동 시키면서 주파수 변화를 측정하여 소자의 수명과 신뢰성을 평가할 수 있습니다.
 - e. 온도 및 전압 의존성 평가: 다양한 온도와 공급 전압 조건에서 RO의 주파수 변화를 측정하여, 실제 칩의 동작 환경에서 성능 변화를 예측하여 설계에 반영합니다.

RO의 f_{osc} 는 ‘순수 게이트 지연 시간(Intrinsic Gate Delay)’과 ‘배선 지연 시간(Interconnect Delay)’ 으로 구성되는데, 이를 분리하기 위하여, ① 게이트의 Fan-out 을 달리하거나, ② 배선의 길이(또는 폭) 또는 모양을 달리하거나, ③ RO의 Inverter Chain내의 Stage 개수를 변화시키는 방법을 사용합니다. 기존과 다른 새로운 분리 방법을 제안해 주십시오.



Step-1: (Reference 설계= Minimum Interconnect/Layout): 측정 대역폭이 수백 MHz 인 오실로스코프를 가지고 측정할 수 있는, Design Rule로 그려진 Inverter 게이트로 구성된 RO 를 포함한 회로를 Schematic 수준에서 설계하고, Spice 시뮬레이션 결과를 보여주십시오.

Step-2: 제안하는 새로운 회로 또는 회로들을 Schematic 수준에서 설계하고, Spice 시뮬레이션 결과를 보여주십시오.

Step-3: 제안한 방법의 타당성을 보여주십시오. 방법 예시를 들면, 제안하는 새로운 회로 또는 회로들을 ① Layout 하고, Layout Extraction을 통해 Parasitic Element까지 포함된 회로에 대한 Spice 시뮬레이션 결과를 도출하거나, ② 배선 Parasitic, MOSFET parasitic을 인위적으로 추가하여 회로 Netlist를 구성하고, Spice 시뮬레이션 결과 도출하면 됩니다.

3. 산출물 : 결과보고서

행사명	2025 STOB리그(반도체 경진대회)
일시/장소(안)	2025년 11월 18일(화)~20일(목) / 일산 킨텍스 제2전시장 1층 6홀

시간	사전준비(OT)	1일차			2일차			3일차			비고
		발표장	대기장	인터뷰실	발표장	대기장	인터뷰실	발표장	대기장	인터뷰실	
09:00~09:30	(일정 및 방법 추후 안내)	리허설 등	-	-	리허설 등	11조 대기	-	리허설 등	21조 대기	-	
09:30~10:00			1조 대기	-	11조 발표(질의응답포함)	12조 대기	-	21조 발표(질의응답포함)	22조 대기	-	
10:00~10:30		1조 발표(질의응답포함)	2조 대기	-	12조 발표(질의응답포함)	13조 대기	11조 인터뷰	22조 발표(질의응답포함)	23조 대기	21조 인터뷰	
10:30~11:00		2조 발표(질의응답포함)	3조 대기	1조 인터뷰	13조 발표(질의응답포함)	14조 대기	12조 인터뷰	23조 발표(질의응답포함)	24조 대기	22조 인터뷰	
11:00~11:30		3조 발표(질의응답포함)	-	2조 인터뷰	14조 발표(질의응답포함)	15조 대기	13조 인터뷰	24조 발표(질의응답포함)	-	23조 인터뷰	
11:30~12:00		-	-	3조 인터뷰	15조 발표(질의응답포함)	-	14조 인터뷰	-	-	24조 인터뷰	
12:00~13:00		중식	4조 대기	-	중식	-	15조 인터뷰	중식	25조 대기	-	
13:00~13:30		4조 발표(질의응답포함)	5조 대기	-	-	-	-	25조 발표(질의응답포함)	26조 대기	-	
13:30~14:00		5조 발표(질의응답포함)	6조 대기	4조 인터뷰	-	-	-	26조 발표(질의응답포함)	27조 대기	25조 인터뷰	
14:00~14:30		6조 발표(질의응답포함)	7조 대기	5조 인터뷰	-	16조 대기	-	27조 발표(질의응답포함)	-	26조 인터뷰	
14:30~15:00		7조 발표(질의응답포함)	-	6조 인터뷰	16조 발표(질의응답포함)	17조 대기	-	휴식	28조 대기	27조 인터뷰	
15:00~15:30		휴식	8조 대기	7조 인터뷰	17조 발표(질의응답포함)	18조 대기	16조 인터뷰	28조 발표(질의응답포함)	29조 대기	-	
15:30~16:00		8조 발표(질의응답포함)	9조 대기	-	18조 발표(질의응답포함)	19조 대기	17조 인터뷰	29조 발표(질의응답포함)	30조 대기	28조 인터뷰	
16:00~16:30		9조 발표(질의응답포함)	10조 대기	8조 인터뷰	19조 발표(질의응답포함)	20조 대기	18조 인터뷰	30조 발표(질의응답포함)	-	29조 인터뷰	
16:30~17:00		10조 발표(질의응답포함)	-	9조 인터뷰	20조 발표(질의응답포함)	-	19조 인터뷰	-	-	30조 인터뷰	
17:00~17:30		-	-	10조 인터뷰	-	-	20조 인터뷰	-	-	-	
17:30~18:00		1일차 종료			2일차 종료			3일차 종료			

2025 STOB리그 반도체 경진대회 팀 구성 계획서

내용				
세부 내용	대 학 명	○○대학교, ○○대학교 ...	대학 연합 여부	O/X
	학년 구성	2학년(0명), 3학년(0명), 4학년(0명)	팀원 수 (팀장+팀원)	0명
	참 여 학 과	전자공학과/화학공학과/신소재공학과 등		
	선택 분야	① 회로·설계·시스템, ② 소자·공정·소부장·패키징		
	선택 문제	0번 ...		
	팀 명			

팀 구성 및 활동 내용			
구분	이름	소속학과	수행 역할
팀장			○
팀원1			○
팀원2			○
팀원3			○
지도교수			○

구분	예금주	개인정보 이용동의	휴대폰번호	계좌번호
팀 활동비 수령 정보		O/X		

2025 STOB리그(반도체 경진대회) 프로젝트 결과보고서 요약서

내용				
내용 요약	분야		선택문제	회로설계시스템 2번
	팀명		팀원	팀장, 팀원1, 팀원2, 팀원3
	학년 구성			
	추진방향	※ 문제 정의와 목표 설정이 명확히 포함되도록 작성(제출시 삭제)		
	추진 내용	※ 추진 내용을 5줄 내외로 요약하여 상단에 제시하고(summary), 이어서 구체적인 추진 내용을 기재(제출시 삭제)		
	AI 표절률	00%		
	기대효과			

The logo for STOB LEAGUE, featuring the text "STOB" in a bold, blocky font with a small circular icon containing a stylized 'S' and 'B' between the 'T' and 'O', and the word "LEAGUE" in a smaller, sans-serif font below it.

Q & A