

반도체 프로젝트 제안서

과제명	실리콘 기반 트랜지스터 성능 개선을 위한 반도체 소재 및 구조 설계			
과제유형 * ¹	<input type="checkbox"/> 아날로그시스템설계 <input type="checkbox"/> 디지털시스템설계 ■ 공정 ■ 소재 <input type="checkbox"/> 기타			
방법론 * ²	■ 시뮬레이션 ■ 실험 <input type="checkbox"/> 기타()			
결과물	■ 레포트(논문, 보고서 등) ■ HW (보드, 칩 등) ■ SW (시뮬레이션, 앱 등)			
멘토	성 명	이영환	소속	신소재공학부
	연락처	062-530-1696	이메일	yhlee@jnu.ac.kr
내용	<p>1. 목적</p> <ul style="list-style-type: none"> - 반도체 소형화: 반도체 소자 미세화로 인한 기존 SiO₂ 게이트 절연막의 누설 전류 증가 및 기존 poly-Si 게이트의 poly-depletion으로 인한 carrier 농도 감소 문제 대두 - 고유전율(High-k) 절연막 필요: 트랜지스터의 스위칭 작동 (ON/OFF 동작) 개선 위해 고유전율 절연막 및 낮은 누설전류 특성 보유 절연막 소재 필요 - 차세대 전극 소재 필요: 소자 미세화로 인한 scattering 효과 등으로 인해 전극 소재의 저항(resistance) 증가. 이를 해결하기 위해 차세대 전극 물질 탐색 필요 - 공정 최적화 및 소자 구조 설계 지식 필요: 박막 품질, 신뢰성, 반도체 제조 공정과의 호환성 및 소자 구조별 특성 예측 지식 필요 <p>2. 연구활동</p> <ul style="list-style-type: none"> - High-k용 소재 개발 및 ALD 기반 박막 증착 공정 최적화 - 차세대 전극 및 절연막 제어를 통한 실리콘 기반 트랜지스터 성장 및 박막 구조 물성 분석 (예: XRD, TEM, XPS 등) - 트랜지스터용 MOS 소자 제작 및 전기적 특성 분석 (예: I-V 및 C-V 특성 등) - nanoHUB gateway의 MOScap 시뮬레이션을 활용하여 MOS 소자 성능 예측 및 분석 <p>3. 결과물</p> <ul style="list-style-type: none"> - 실리콘 기반 트랜지스터 성능 향상 방안 및 프로젝트 결과 보고서 - 국내 학술대회 참가 혹은 국내 학술지 게재 			
기타 * ³	<ul style="list-style-type: none"> - 반도체 관련 기초 전공 지식 보유 우대 (예: 반도체 소재·공정 및 반도체 소자물리, 등) - 구조 분석용 재료공학 전공 지식 보유 우대 (예: X-선 및 결정학, 기기분석, 등) - 박막 증착용 진공장비 구동 관련 지식 우대 (예: 박막공학, 등) - 소자 제작 위한 재료비 및 소모품 지원 - 장비이용료 및 분석료 지원 <p>※ 프로젝트 수행 기간 및 상황에 따라 연구활동 범위 및 결과물 내용 변경 가능</p>			